

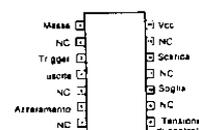
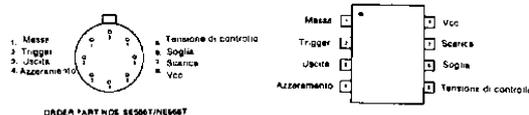
IL TEMPORIZZATORE 555 COME OSCILLATORE

di Biagio Laureti

Il timer integrato chiamato comunemente 555, è un temporizzatore monolitico realizzato sia nel contenitore circolare a 8 piedini tipo TO-99 sia nel mini DIP a 8 piedini, nella realizzazione doppia a 16 piedini viene indicato normalmente con il suffisso 556 (ad eccezione della Teledyne che lo indica D555).

Gli identificativi più conosciuti sono:

Costruttore	Sigla
Exar	XR-555
Farchild	NE555
Intersill	SE555/NE555
Lithic Systems	LC555
Motorola	MC14555/MC1555
National	LM555/LM555C
Raytheon	RM555/RC555
RCA	CA555/CA555C, Texas
Instruments	SN52555/SN72555



Le applicazioni del 555 spaziano dalla semplice configurazione monostabile, alla configurazione monostabile con l'utilizzo del trigger (impulso di avvio del ciclo), al completamento del ciclo anche in mancanza dell'impulso di sincronismo, alla compensazione della variazione della capacità, mentre nella configurazione astabile consente la regolazione della frequenza e del ciclo di lavoro, cioè la durata della condizione "ALTA" o "BASSA" del segnale di uscita (duty cycle) consente inoltre di variare la frequenza di oscillazione indipendentemente dal duty cycle.

Il timer 555 è costituito da due comparatori di tensione, da un flip-flop, da un transistor Q1 per la scarica di un condensatore esterno, da un transistor Q2

per l'ingresso di un comando di reset e da un amplificatore per l'uscita di potenza, per un totale di 20 transistor.

La tensione per il funzionamento è compresa da un minimo di +4,5 Volt ad un massimo di +18 Volt nella versione SE555 e di +16 Volt nella versione NE555.

Il segnale di uscita ha un livello di $V_{cc}/1,4$, pertanto con V_{cc} di 12V il livello della tensione di uscita sarà $12/1,41 = 10,5$ V, e nel funzionamento astabile la frequenza di lavoro può arrivare a 100 KHz

Nel suo interno, tre resistenze da 5 K Ω , collegate tra il positivo (pin 8) ed la massa (pin 1), realizzano le tensioni di riferimento per il comparatore superiore e del comparatore inferiore.

Il principio di funzionamento per l'utilizzo del temporizzatore è il seguente:

Quando la tensione di carica del condensatore C, applicata anche all'ingresso del comparatore superiore, raggiunge i $\frac{2}{3}V_{cc}$ (pin 6), il comparatore comanda la commutazione del flip-flop, il quale pone in saturazione Q₁, scaricando a massa il condensatore C.

Quando la tensione agli estremi di C raggiunge $\frac{1}{3}V_{cc}$ il comparatore inferiore abilita la commutazione del flip-flop, che interdice Q₁ consentendo al condensatore di ricaricarsi.

L'ingresso di un eventuale impulso di reset (pin 4) scarica immediatamente il condensatore C avviando un nuovo ciclo; quando la tensione di reset è superiore ad 1 Volt il temporizzatore funziona liberamente, quando la tensione scende sotto 0,4 Volt l'uscita viene immediatamente forzata Bassa, e anche se la tensione di Reset risale sopra 1 Volt l'uscita rimane Bassa fino all'applicazione di un impulso negativo sull'ingresso di sincronismo.

Quando la prestazione del Reset non è utilizzata il pin 4 deve essere collegato a +V_{cc}.

Nella configurazione monostabile è possibile utilizzare il trigger (segnale avvio del funzionamento al (pin 2)).

Nella configurazione astabile il reset non è utilizzato e il (pin 2) deve essere collegato

all'ingresso del comparatore superiore (pin 6).

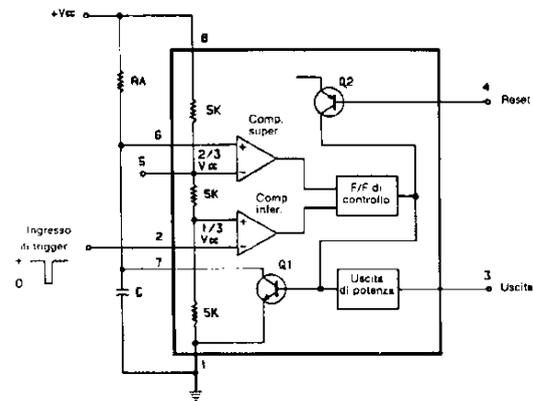


Figura 1

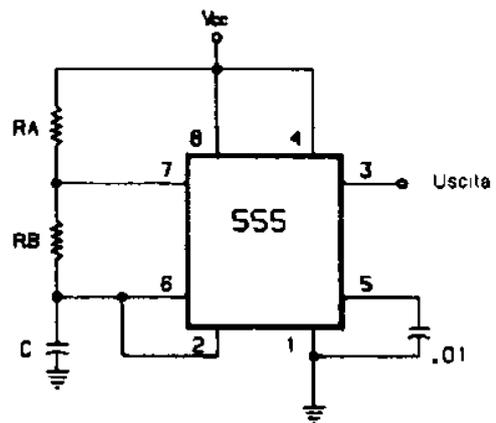


Figura 1.1

Utilizzo del 555 nella configurazione astabile (Figura 1 e 1.1).

Quando il Timer viene alimentato, il condensatore si carica attraverso due resistenze esterne in serie **R_a** e **R_b**, quando la tensione agli estremi del condensatore C raggiunge il livello di $\frac{2}{3}V_{cc}$, il comparatore superiore rileva questa soglia e fa commutare il flip-flop il quale a sua volta pone in **saturazione Q₁** che scarica il condensatore attraverso la resistenza esterna **R_b** e contemporaneamente pone il segnale di uscita **BASSA**. Quando la tensione del condensatore raggiunge il livello di $\frac{1}{3}V_{cc}$, il comparatore inferiore rileva questa tensione e fa commutare il

flip-flop che **interdice Q1** il quale consente al condensatore di ricaricarsi tramite la serie delle resistenze R_a e R_b e contemporaneamente pone l'uscita **ALTA**, avviando il ciclo astabile.

il tempo di carica del condensatore è dato da:

$$t_1 = 0,693 * (R_a + R_b) * C$$

mentre il tempo di scarica è dato da:

$$t_2 = 0,693 * R_b * C$$

pertanto la durata del ciclo è

$$T = t_1 + t_2 = 0,693 (R_a + 2R_b) * C$$

la frequenza di oscillazione è data dalla formula:

$$f = 1/T = 1 / 0,693 * (R_a + 2R_b) * C]$$

$$f = 1,443 / [(R_a + 2R_b) * C]$$

dove:

- f** è la frequenza di oscillazione in Hz
- R_a** è la resistenza di esterna di carica Ω
- R_b** è la resistenza esterna di carica e scarica in Ω
- C** condensatore di temporizzazione in Farard

Il ciclo di lavoro, cioè il ducty cycle, è dato dalla formula

$$D = R_a + R_b / (R_a + 2R_b)$$

L'utilizzo dei grafici di Figura 2 e 3 consentono di velocizzare il calcolo orientativo.

Per la determinazione dei valori necessari per la realizzazione di un oscillatore a 1.000 Hz con un d.c. del 51%, dalla figura 2 in corrispondenza di 1KHz si ottiene C=0,015 μ F e un valore R di 100 K Ω , dalla figura 3 in corrispondenza del d.c. del 51% si ottiene R_a= 4K Ω e R_b = 100 K Ω

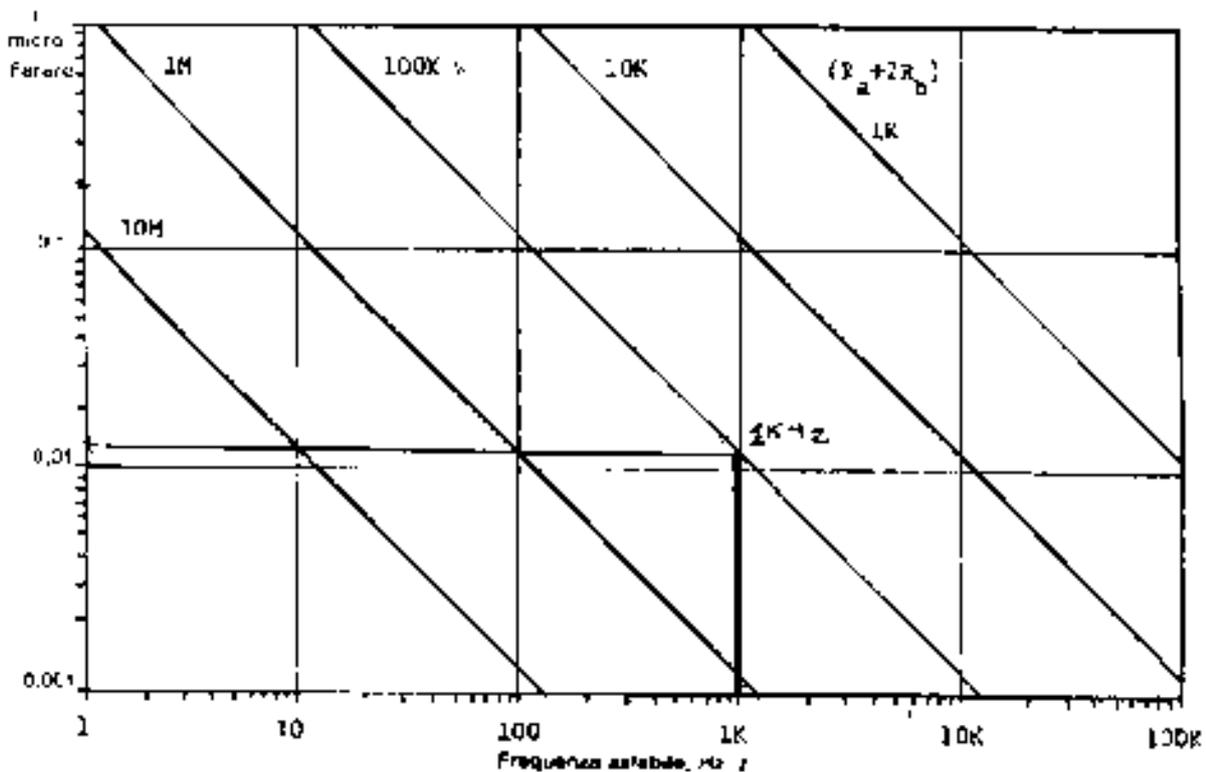


Figura 3

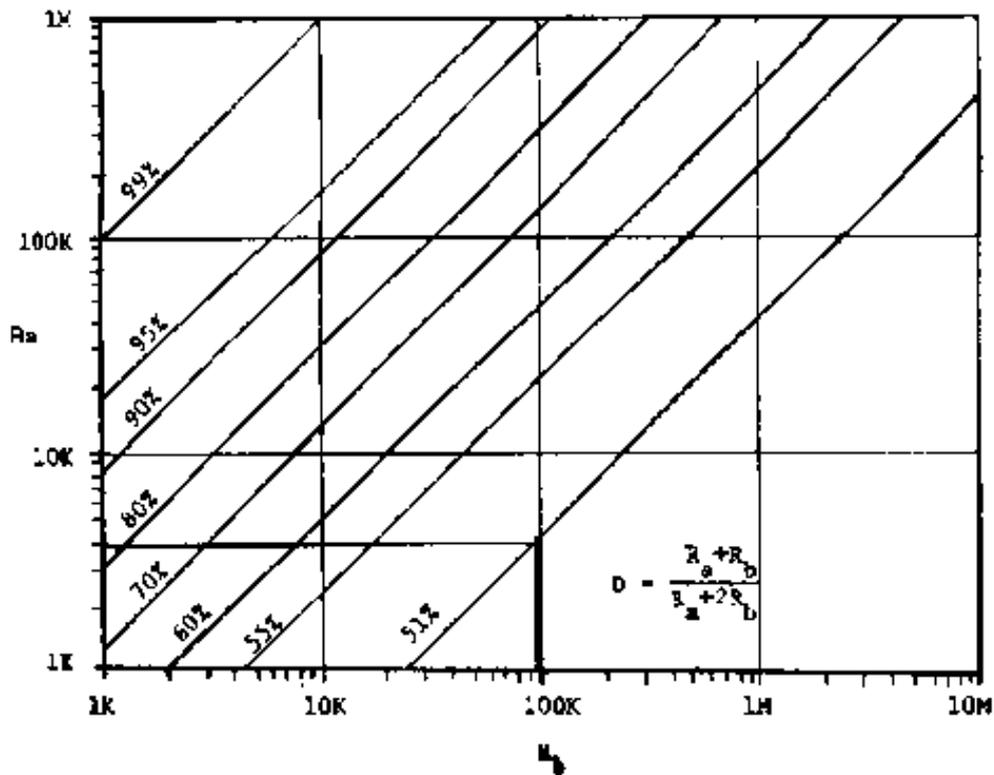


Figura 4

inserendo questi dati nella formula si ottiene:

$$f = 1,443 / [(R_a + 2R_b) * C] = 1,443 / [(4.000 + 2 * 100.000) * 0,000000015] = 471 \text{ Hz}$$

volendo ottenere la frequenza di 800 Hz dovremmo calcolare il nuovo valore di R_b :

$$2R_b = [1,443 - (f * R_a * C)] / (f * C) = \\ [1,443 - (800 * 4.000 * 0,000000015)] / (800 * 0,000000015) = 116.250 \Omega$$

che diviso 2 corrisponde a:

$$R_b = 58.125 \Omega$$

Nota:

per non complicare ulteriormente l'esposizione non sono stati utilizzati i calcoli esponenziali (10^x)

E' importante tenere in considerazione la tolleranza interpretativa dei grafici, e soprattutto la tolleranza delle resistenze (10%) e la tolleranza dei condensatori (anche il 20%) utilizzati. Una soluzione è quella di utilizzare al posto di R_b un potenziometro lineare utilizzato come resistenza variabile, collegando il cursore ad un estremo, ad esempio da 100 K Ω , e ruotare il cursore a circa metà corsa per ottenere il valore necessario.

La realizzazione della configurazione di figura 3.5 consente di ottenere un d.c. del 50%, in questo caso il tempo di carica del condensatore di temporizzazione sarà:

$$t_1 = 0,693 R_1 * C$$

quando la tensione raggiunge i $\frac{2}{3}V_{cc}$ il condensatore si scaricherà attraverso R1 con un tempo:

$$t_2 = 0,693 R_1 * C$$

quindi il ciclo completo avrà una durata $T = t_1 + t_2 = 1,386 R_1 C$
con una frequenza di:

$$f = 1/T = 1/1,386 * R_1 * C = 0,722 / R_1 * C$$

dove:

$$R_1 = 0,722 / f * C = 0,722 / (800 * 0,00000015) = 60.166\Omega$$

La resistenza di pull-up R2, ha la funzione di garantire il livello ALTO della tensione e deve avere un valore $R_2 = R_1 / 10$.

La realizzazione del circuito di Figura 3.7, con l'impiego di un transistor ed un diodo esterno consentono ampie variazioni di frequenza mantenendo un duty cycle del 50%. In particolare quando l'uscita del temporizzatore è ALTA, Q1 si trova in zona di saturazione (in conduzione tramite R2) e quindi la corrente di carica passa in C attraverso Q1 e R1, quando invece l'uscita è BASSA il transistor interno di scarica (pin 7) interdice Q1 e scarica il condensatore attraverso R1 e D1, essendo uguali le impedenze dei due percorsi i periodi ALTO e BASSO risultano uguali. Il circuito di figura 3.8 consente una variazione indipendente dei periodi di scarica e carica. I diodi D1 e D2 presentano alle correnti del condensatore di temporizzazione due possibili percorsi mentre i potenziometri R1 e R2 consentono la regolazione della durata della condizione ALTO e BASSO.

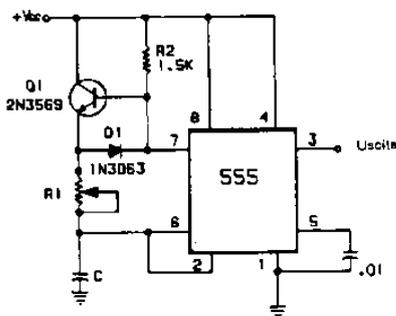


Figura 3-7. Da Electronics, 28 Novembre 1974; Copyright © McGraw-Hill, Inc. 1974.

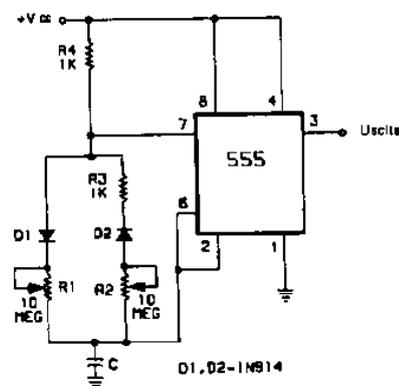


Figura 3-8. Da Electronics, 19 Settembre 1974; Copyright © McGraw-Hill, Inc. 1974.

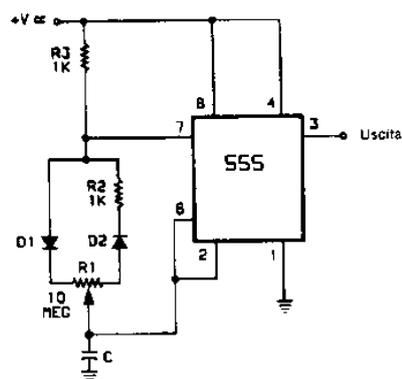


Figura 3-9. Da *Electronics*, 19 Settembre 1974; Copyright © McGraw-Hill, Inc. 1974.

Per concludere il circuito di Figura 3,9 consente al variare di R_1 di diminuire la durata di uno dei due livelli logici e contemporaneamente allungare l'altro.

Con i valori di R_1 di 10 M Ω e R_2 e R_3 di 1 K Ω si ottiene un d.c. con variazione da 0,01% al 99,99% con una modesta variazione della frequenza di oscillazione.

Bibliografia:

Il Timer 555- Howard M. Berlin